



Facultad de Ingeniería Comisión Académica de Posgrado

Formulario de Aprobación Curso de Actualización

Asignatura: Diseño digital de bajo consumo

(Si el nombre contiene siglas deberán ser aclaradas)

Profesor de la asignatura ¹: Dr. Ing. Juan Pablo Oliver, Gr. 5, IIE
(título, nombre, grado o cargo, Instituto o Institución)

Profesor Responsable Local ¹: no corresponde
(título, nombre, grado, Instituto)

Otros docentes de la Facultad: Dr. Ing. Leonardo Steinfeld, Gr3, IIE
(título, nombre, grado, Instituto) Ing. Francisco Veirano, Gr2, IIE

Docentes fuera de Facultad: no corresponde
(título, nombre, cargo, Institución, país)

Instituto ó Unidad: Instituto de Ingeniería Eléctrica (IIE)
Departamento ó Area: Departamento de Electrónica:

¹ Agregar CV si el curso se dicta por primera vez.

(Si el profesor de la asignatura no es docente de la Facultad se deberá designar un responsable local)

Horas Presenciales: 34
(se deberán discriminar las mismas en el ítem Metodología de enseñanza)

Público objetivo y Cupos:

(Si corresponde, se indicará el número de plazas, mínimo y máximo y los criterios de selección. Asimismo, se adjuntará en nota aparte los fundamentos de los cupos propuestos. Si no existe indicación particular para el cupo máximo, el criterio general será el orden de inscripción en el Depto. de Posgrado, hasta completar el cupo asignado)

Público objetivo: profesionales que estén interesados en adquirir conocimientos en el área de electrónica de bajo consumo

Cupo mínimo: 4
Cupo máximo: 12

Objetivos: El objetivo del curso es que el estudiante adquiera dominio de las técnicas y metodologías utilizadas en el diseño de sistemas electrónicos digitales de bajo consumo. Se incluyen también técnicas de estimación consumo y técnicas de medición.

Al finalizar el curso el estudiante será capaz de comprender y caracterizar el consumo de un sistema digital, aplicar técnicas de reducción de consumo, e incorporar la variable consumo desde etapas tempranas en nuevos diseños.

Conocimientos previos exigidos: fundamentos de electrónica digital, transistor MOS.

Conocimientos previos recomendados: herramientas CAD de diseño digital, lenguajes de descripción hardware (VHDL), FPGAs, medidas eléctricas.

Metodología de enseñanza:

(comprende una descripción de la metodología de enseñanza y de las horas dedicadas por el estudiante a la asignatura, distribuidas en horas presenciales -de clase práctica, teórico, laboratorio, consulta, etc.- y no presenciales de trabajo personal del estudiante)

El curso se dividirá en dos partes:

- En la primer parte habrá clases teóricas, clases de ejercicios y prácticas de laboratorio.

- En la segunda parte los estudiantes estarán abocados a la realización de un proyecto o monografía y solamente se harán reuniones de seguimiento
- Horas de dedicación
- Horas clase (teórico): 12
- Horas clase (práctico): 6
- Horas clase (laboratorio): 12
- Horas consulta: 4
- Horas evaluación:
 - Subtotal horas presenciales: 34
- Horas estudio: 8
- Horas preparación laboratorios: 8
- Horas proyecto final/monografía: 70
 - Total de horas de dedicación del estudiante: 120

Forma de evaluación:

- . Prácticas de laboratorio: realización de la práctica y defensa
- . Proyecto final o monografía: entrega de documentación y defensa oral.

Temario:

1. Introducción a la electrónica de bajo consumo
 - 1.1. Perspectiva histórica
 - 1.2. Energía y potencia
2. Consumo en circuitos CMOS
 - 2.1. Consumo dinámico
 - 2.2. Consumo estático, fugas
 - 2.3. Carga/descarga de condensadores, retardo vs. consumo
 - 2.4. Influencia de la función lógica, de los datos de entrada
 - 2.5. Influencia de los glitches
3. Técnicas de reducción de consumo
 - 3.1. Técnicas según nivel: sistema, algoritmo, arquitectura, lógica/circuito, dispositivo/proceso
 - 3.2. Ejemplos (reducción de consumo estático y dinámico, clock gating, power gating, etc.)
4. Modelado y estimación
 - 4.1. Modelos de consumo
 - 4.2. Herramientas de estimación de consumo
5. Técnicas de medición de consumo
 - 5.1. Análisis de diferentes técnicas de medida
 - 5.2. Problemas que se presentan en medidas de sistemas reales
 - 5.3. Equipamiento de laboratorio específico

Bibliografía:

(título del libro-nombre del autor-editorial-ISBN-fecha de edición)

Low Power Design Essentials, Jan Rabaey, Springer, ISBN 978-0-387-71713-5, 2009

Low-Power Design of Nanometer FPGAs: Architecture and EDA, Hassan Hassan, Mohab Anis, Morgan Kaufmann, ISBN 0080922341, 2009

Low Power Methodology Manual For System-on-Chip Design, Michael Keating, David Flynn, Robert Aitken, Alan Gibbons, Kaijian Shi, ISBN 9780387718187, 2008.

Datos del curso

Fecha de inicio y finalización: Agosto a noviembre 2024

Horario y Salón:

Arancel:

[Si la modalidad no corresponde indique "no corresponde". Si el curso contempla otorgar becas, indíquelo]

Arancel para estudiantes inscriptos en la modalidad posgrado:

Arancel para estudiantes inscriptos en la modalidad educación permanente: 3466 UI

Actualizado por expediente n.º: 060180-000237-23
